

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-52095

(43)公開日 平成6年(1994)2月25日

(51)Int.Cl. <sup>5</sup> G 0 6 F 13/36 H 0 4 L 12/40	識別記号 3 1 0 E 9072-5B	序内整理番号 7341-5K	F I	技術表示箇所 H 0 4 L 11/ 00 3 2 0
--	----------------------	----------------	-----	--------------------------------

審査請求 有 請求項の数7(全14頁)

(21)出願番号 特願平5-105245

(22)出願日 平成5年(1993)5月6日

(31)優先権主張番号 9 0 1 3 3 7

(32)優先日 1992年6月19日

(33)優先権主張国 米国(US)

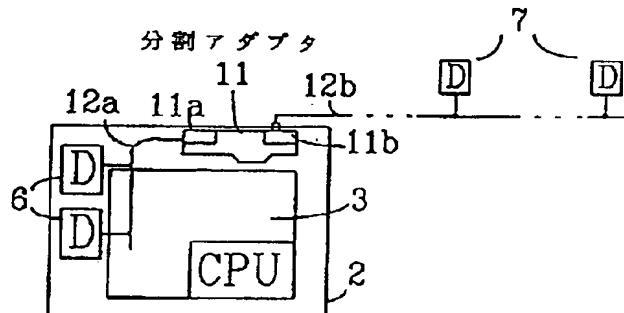
(71)出願人 390009531  
インターナショナル・ビジネス・コーポレイション  
INTERNATIONAL BUSIN  
ESS MACHINES CORPO  
RATION  
アメリカ合衆国10504、ニューヨーク州  
アーモンク(番地なし)  
(72)発明者 ドン・スティーブン・キーナー  
アメリカ合衆国33486 フロリダ州ボカラ  
ラトン、ウエスト・ロイヤル・パーク・ロ  
ード 1019  
(74)代理人 弁理士 須宮 孝一(外4名)  
最終頁に続く

(54)【発明の名称】 バス・アダプタ・システム

## (57)【要約】

【目的】 SCS Iバスのもつ連続的特性に起因する問題を解決すること。

【構成】 本発明においては、コンピュータのシステム・バスと周辺装置に連結される周辺バスとの間のインターフェースを行うための分割可能なバス・アダプタ・ユニットが提供される。このバス・アダプタ・ユニットは2つ以上のポートを備えており、それらのポートは、バス・システムに関連する周辺バスの別個のセクションに別々に接続されている。本発明のバス・システムの中では、通常は、それらのセクション同士が、このバス・アダプタ・ユニットを介して互いに連続的に連結されている。それぞれのユニット・ポートとコンピュータ・システム・バスとの間のデータの転送は、バス・アダプタ・ユニット内で別々に制御される。その一方で、周辺バスは、コンピュータ・システムに対してあたかも論理的に単一の連続的なバスであるかのように構成することができる。



## 【特許請求の範囲】

【請求項 1】 1 または複数の周辺装置が取り付けられているバスにコンピュータ・システムを接続するためのバス・アダプタ・システムであって、  
前記コンピュータ・システムあるいは前記バスの現構成とは非互換に動作する前記周辺装置によって、該コンピュータ・システムの動作が損なわることが無いよう  
に、前記バスを、異なるレベルのセグメントに分割して該コンピュータ・システムから分離する分割アダプタ手段を有する、  
バス・アダプタ・システム。

【請求項 2】 前記分割アダプタ手段が、  
前記バスを、物理的に分離された、固定長の第 1 バス・  
セグメントと可変長の第 2 バス・セグメントとに分割する手段と、  
前記コンピュータ・システムと前記第 1 バス・セグメント間でのデータ転送、並びに前記コンピュータ・システムと前記第 2 バス・セグメント間でのデータ転送をそれぞれ第 1 のデータ転送速度及び第 2 のデータ転送速度で制御する手段とを含み、  
上記第 1 の転送速度は上記第 2 の転送速度よりも高速である、

請求項 1 に記載のバス・アダプタ・システム。

【請求項 3】 前記分割アダプタ手段が、  
前記バスを分離された第 1 のバス・セグメント及び第 2 のバス・セグメントに分割して、一方のバス・セグメントに取り付けられた前記周辺装置が、他方のバス・セグメントに取り付けられた前記周辺装置と直接アクセスして通信できないようにする手段を含む、  
請求項 1 に記載のバス・アダプタ・システム。

【請求項 4】 前記バス・セグメントのそれぞれは、事前に規定された数までは、複数の周辺装置を接続することができる、  
請求項 2 に記載のバス・アダプタ・システム。

【請求項 5】 前記コンピュータ・システムが、前記周辺装置を取り付けるために設けられたソケットを有する格納装置内に設置されており、  
前記第 1 のバス・セグメントと前記アダプタ・システムが、該格納装置内に収納され、前記第 2 のバス・セグメントが、該格納装置の外部に設置されている、  
請求項 2 に記載のバス・アダプタ・システム。

【請求項 6】 前記コンピュータ・システムと前記第 1 及び第 2 のバス・セグメントとの間のインターフェースを行うアダプタ手段を含み、  
前記アダプタ手段が、前記第 1 及び第 2 のバス・セグメントが、実際には物理的・電気的に分離されているにも関わらず、前記コンピュータ・システムには、単一の論理的に連続したバス・エンティティとして認識させる、  
請求項 5 のバス・アダプタ・システム。

【請求項 7】 互換モードと非互換モードの動作を有する

バス・アダプタ・システムであって、

前記コンピュータ・システムに、前記バス・セグメントに関する前記周辺装置の物理的位置に関わらず該周辺装置を一意的に識別できることを保証するように、該周辺装置に対する論理的識別子の割当てを制限することを要求する互換モードと、  
前記の論理的識別子の割当てを制限することを要求しない非互換モードとを有するバス・アダプタ・システムであって、  
前記互換モードにおいては、前記アダプタ手段は前記コンピュータ・システムと共に動作し、前記アダプタ・システムの機能によって単一の連続するバスに連結されている様に見える前記複数の周辺装置に対して前記コンピュータ・システムがその動作を行なう一方で、該コンピュータ・システムの動作を前記第 1 及び第 2 のバス・セグメントに連結されている周辺装置に対して行なうことができる、  
請求項 3 に記載のバス・アダプタ・システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、コンピュータと周辺装置との間でデータを転送するためのバス・システムに関するものである。

【0002】

【従来の技術】 コンピュータと周辺装置間の現在のバス・システムは、アメリカ規格協会 (A N S I) \* によって規格化された S C S I (S m a l l C o m p u t e r S y s t e m I n t e r f a c e、小型コンピュータ・システム用インターフェース) に代表されるように、可変数の周辺装置を、電気的に接続されたバスを介して、各装置間の距離及びホスト・コンピュータからの距離を様々に設定して配置することができ、また、ベースバンド・パルス方式でコンピュータとデータ信号を交換することができる。このようなシステムの多くは、信号のフィルタリングを必要としないにも関わらず、伝送信号が鋭いエッジ変化を持つ場合がある。いくつかのシステム構成においては、これらの信号がバスのインピーダンス条件のために正確に受信されず、潜在的に不確定な性質のシステム・エラーを生じることが観察されている。 (\* A N S I が著作権を有し、出版している文書 X 3. 1 3 1 - 1 9 8 6 及び草案改訂版 X 3 T 9. 2 / 8 6 1 0 9 を参照)

【0003】 また、バスのタップに接続された装置内に記憶されており、そのバスに連結 (l i n k) されている特定のコンピュータに使用されるデータの安全保護が、そのバスに連結されている他の装置によって簡単に破られてしまうおそれがある。

【0004】 さらに、そのようなバスは、本来そのバスを開発する際には考慮されていなかったような構成に使えるように改良されるので、そのバス構成を初期化する



ためにホスト・コンピュータによって実行される制御ソフトウェアが、新しい構成に対しては、役に立たなくなることがある。従って、その新しい構成にグレードアップするための処理に対するソフトウェアのコストが、不本意ながら加算されることになる。

【0005】本発明は、これらの問題を効率的に緩和するため適したバス配置を提供しようとするものである。

【0006】

【発明が解決しようとする課題】本発明の目的は、可変数の周辺装置とコンピュータとを信頼性をもって連結するためのバス・システムを提供することであり、これら装置のバス接続においては、各装置間及びコンピュータの間隔を変えることもできる。本発明のバスは、前述の問題を回避するように論理的に構成され、コンピュータ側には物理的に連結したバスとしての論理的な外観を呈する。

【0007】他の目的は、周辺装置をコンピュータに接続する上で論理的には当該コンピュータに対して連結したバスの実体として見えるように配置されているが、物理的には互いに独立した複数のバス区画からなるデータ・バスを提供することにある。そして、これらのバス区画は、異なる信号速度で動作可能な明確に分離した伝導経路を介してコンピュータがアクセスすることができる。従って、このことにより、これらの経路に連結された装置とコンピュータとの転送距離に関連して効果的に最適化しうる速度、即ちそれぞれの経路において生じ得る最悪の場合のインピーダンス条件に対して効果的に最適化しうる速度で、これらの経路を介してデータを転送することができる。

【0008】他の目的は、コンピュータからの信号距離及び装置相互間の信号距離が可変である多数の装置を、信頼性をもって当該コンピュータに連結するためのデータ・バス・システムを提供することである。ここで、コンピュータ及びこれらの装置に対しては透過となるように設定された異なる速度において、コンピュータとそれら装置間で効率良くデータを転送することができる。その一方、データを表す信号が認識できないほど歪む恐れを最小限に抑えることができる。

【0009】他の目的は、多数のデータを取り扱う装置を互いに信頼性をもって連結するためのデータ・バス・システムを提供することである。これらの装置はコンピュータと少なくとも1つの記憶装置を含んでおり、そのデータ・バスは、コンピュータ以外の装置が記憶装置内に記憶されたデータにアクセスすることを防ぐために物理的に分割され得る。その一方コンピュータに対しては、このバスは論理的に連結した実体としての外観を維持する。

【0010】他の目的は、コンピュータを多数の装置と信頼性をもって連結するために、論理的には連結してい

るが、物理的には分割されたデータ・バス・システムを提供することである。そのデータ・バスの初期の構成は、コンピュータの制御下で電気的に設定することができる。このとき、コンピュータは物理的に連結したデータ・バス・システムを構成することを目的として設計された制御ソフトウェアを実行している。

【0011】他の目的は、コンピュータと少なくとも1つの記憶装置を含む1又は複数の周辺装置とを接続するためのデータ・バス・システムを提供することである。このバス・システムは、その記憶装置への他のどの周辺装置によるアクセスをも防ぐように対応可能である。ここで周辺装置とは、コンピュータによって利用されるその記憶装置内に記憶されたデータに、悪影響を及ぼす可能性のあるものである。その他の目的は、コンピュータを周辺装置と接続するためのデータ・バス・システムを提供することであって、そのデータ・バスが、コンピュータに対してはデータのための単一の論理的接続経路として見えるように作られている。しかしながら物理的には複数のセグメントに分割することができ、しかもこれらのセグメントは電気的に互いに絶縁されており、明らかに異なるモードでデータを転送するために使用できる。必然的な目的は、前記のセグメント化可能なデータ・バスを提供することであって、それは、異なるバス・セグメントに取り付けられた装置に対してより効率的な転送をするために、それら装置に対してデータを同時に転送することができるものである。

【0012】他の目的は、データ・バス・アダプタ・システムを提供することである。これは、物理的に複数のセグメントに分割可能でありながら、そのセグメントに取り付けられたコンピュータ及び周辺装置に対しては論理的に連結したバスとしての外観を維持しているバスへのインターフェースを行うものである。即ち、このアダプタ・システムは、物理的に連結したバス・システムを構成するように設計されたコンピュータ内の制御ソフトウェアとの互換性を維持する機能を備えている。

【0013】

【課題を解決するための手段】これらの目的及び他の目的は、コンピュータのシステム・バスと周辺装置に連結する周辺バスとの間のインターフェースを行うための、分割可能な (partitionable) バス・アダプタ・ユニットを提供することによって実現される。このバス・アダプタ・ユニットは、バス・システムに対して2つ以上のポートを備えており、それらのポートは、周辺バスの別個のセクションに別々に接続されている。本発明のバス・システムの中では、通常、このようなセクション同士が、バス・アダプタ・ユニットを介して互いに連続的に連結されている。それぞれのユニット・ポートとコンピュータ・システム・バスとの間のデータの転送は、バス・アダプタ・ユニット内で別々に制御される。その一方で、周辺バスは、コンピュータ・システム



に対してあたかも論理的に単一の連続的なバスであるかのように構成することができる。従ってこのバス・アダプタ・ユニットにより、その周辺バス・ポートのそれぞれに対して、カスタマイズされたデータ転送の取扱いが可能になる。

【0014】本発明において、このカスタマイズされた取扱いができるこの1つの応用としては、アダプタ・ユニット・ポートと異なるバス・セクションとの間を異なる転送速度でデータを転送することである。それによって、1又は複数のバス・セクションにおいて潜在的な雑音の問題が解消される。この応用においては、コンピュータ・システム、アダプタ・ユニット、及び当該アダプタ・ユニットの1つの周辺バス・ポートに連結された

「内部」装置が、すべて共通の格納装置内に収納されている。一方、アダプタ・ユニットの1又は複数の他の周辺バス・ポートに連結された他の「外部」装置は、共通の格納装置の外部かまたは内部のいずれかに設置されている。その外部装置とアダプタ・ユニット間の距離は、内部装置とアダプタ・ユニット間の距離と比較して長い。従って、内部装置とアダプタ・ユニット間では、外部装置とアダプタ・ユニット間よりも速い転送速度でデータを転送することができる。

【0015】このような本技術の応用において、アダプタ・ユニットを、その周辺バス・ポートに対するデータ転送操作を同時に実行するように対応させることができる。これによって、全ての装置に対する全体的なデータのスループットを、速い転送速度により短縮することができる。その転送速度は、周辺バスが単一の物理的に連続な実体（エンティティ）を有す場合よりも速いものである。

【0016】この分割されたポート配置の他の応用としては、排他的な利用かつホスト・コンピュータ・システムによる制御を目的とする記憶装置におけるものがある。そのホスト・コンピュータ・システムが、周辺バスのアーキテクチャ規格による通常の業務を行う他の装置へ直接アクセス可能である場合に、内部装置及び外部装置をアダプタ・ユニットの異なる周辺ポートに接続することによって、その記憶装置を外部装置から分離させることである。

【0017】特に、前記のSCSIバスへ適用できる本発明の態様は、現在のコンピュータ・システムにおいて、コンピュータ・システムを収納する格納装置及びその電源を用いて、アダプタ・ユニット、いくつかの「内部」装置、及びそれらの装置を当該アダプタ・ユニットに連結する周辺バスあるいはSCSIバスのセグメントを収納しこれらに電源を供給できるという事実から、導き出されたものである。周辺バスに連結された他の「外部」装置は、この格納装置の外部に設置されている。この環境の中では、アダプタ・ユニットと内部装置間の間隔は、コンピュータ・システムの設計者によって厳密に

制御できるのに対して、その同じユニットと外部装置間の間隔は、一般にシステム・ユーザの設定に委ねられており、従ってそれら設計者によっては決められない。このように、アダプタ・ユニットに対して、内部装置は設計者によって制御できるインピーダンス条件を呈し、外部装置は設計者によって制御できないインピーダンス条件を呈すようにそれぞれ構成される。従って、内部装置及び外部装置をそれぞれ使えるようにアダプタ・ユニットを分割する（partition）ことによって、同じSCSIバスの外部インピーダンスに関連する歪みを考慮することなく、内部装置に関してデータの転送速度を最適化することができる。

【0018】

【実施例】

#### 1. 序説

本発明の解決しようとする課題は、図1に示す汎用的なコンピュータ・システム及び（従来技術である）SCSIバス配置を参照して説明できる。この図において、1は、通常のシステム及びバス配置を示している。システムのマザーボード、及び当該マザーボード上に配置されるシステムのCPU（中央演算処理装置）は、それぞれ3及び4で示されている。I/O（入力/出力）アダプタ・ユニット5は、マザーボードに差し込まれているカードとして表されており、当該コンピュータ・システムと6及び7で示される周辺装置とを、9で示される物理的に連続したSCSI（Small Computer System Interface、小型コンピュータ・システム用インターフェース）バス・ケーブルを介して連結している。装置6及び7はそれぞれ内部装置及び外部装置を表している。即ち、格納装置2内に収納されている内部装置（そしておそらくは、格納装置に収納されているCPU及び他のシステム要素と共に電源を供給されている）、及び物理的に格納装置の外部に設置されている外部装置である。装置6は、SCSIバス9の内部セクション9aに接続されており、装置7は、同じバスの外部セクション9bに接続されている。バス・セクション9a及び9bは、図にあるように相互接続されている。

【0019】システムの他の部分は、マザーボード3上に装着されているかまたは接続されているが、図を簡潔にするために省いている。例えば、システム・メモリ（ランダム・アクセス及び読み取り専用）、タイミング制御、システムとアダプタ・ユニット5を含めた周辺装置アダプタとを連結するためのシステムI/Oバス、及びおそらくは6で示されるもの以外の付加的な内部装置（例えば、SCSIバス9と連結されていないディスク駆動及びディスクケット駆動記憶装置等）である。このようなシステムのための典型的な「ホスト」コンピュータとしては、IBM Personal System/2（またはPS/2）の型のシステムが可能である。\*\*周



辺装置6及び7には通常、ディスク駆動記憶装置、印刷装置等が含まれ、それらはSCSI規格に従って構成された「知能制御」を備えている。図に示されているように、システム及びSCSIバス9は、7個までの内部装置及び外部装置の組合せをサポートすることができる（全ての装置はSCSIバス9のセグメントに環状連鎖（ディジー・チェーン）状に連結されている）。（\*\*IBM、Personal System/2及びPS/2はインターナショナル・ビジネス・マシン・コーポレーションの米国登録商標である。）

【0020】SCSIバス9の連続的特性から生じる様々な問題を次に説明する。

#### 【0021】1A. 信号歪みの問題

一般的に、内部装置6は、外部装置7に比べて装置相互間の距離及びアダプタ・ユニット5への距離が近いことは、当然のことである。さらに、SCSIバス9の内部セクション9aのインピーダンス及び信号歪み特性に影響する要素（装置間のバス・セグメントの長さ、個々の装置への結合性等）は、一般に、外部セクション9bのインピーダンスに影響する対応する要素に比べて、システム1の内部部分の設計者によって制御することが容易であることも理解できる。

【0022】その上、SCSIバス9上で伝達されるデータの保全性に影響しうる装置6及び7の設計パラメータは、システム設計者にとって制御することが困難である。例えば、このような周辺装置のいずれもが、信号歪みによるエラーを補償できる内部論理を備えることを保障するのはできそうもないことである。また、エラー検知機能を持たないシステムにおいては、信号歪みによるエラーによって、追跡の困難または不可能なシステム・エラーもしくはシステム誤りを生じる可能性がある。

【0023】従って、SCSIバス9の全長に渡るデータのスループットの速度は、データ信号の外部セクション9bへの転送可能速度と、外部セクション9bからの正確な受信可能速度によって必然的に制限されることは明らかである。あるいは、当然のことであるが、図1に示すような一体化されたバス配置では、内部装置6を十分に活用することはできない。

【0024】1B. データの安全保護／保全性の問題  
前記の環境では、バス・セクション9aに接続された内部のディスク駆動装置に記憶されたデータの安全保護が、危うくなる恐れがある。

【0025】SCSIアーキテクチャは、そのバスに取り付けられた装置間で両方向通信が可能である。従って、内部のディスク駆動装置に記憶されたデータは、基本的にCPU4によって利用されることを目的として、システム1の内部の処理要素と結びついているが、内部システム構成の設計者が考慮しなかったような方法で外部の装置による修正を受けることになりかねない。

#### 【0026】1C. バスの幅及び負荷の制限の問題

SCSIバス・アーキテクチャの初期バージョンでは、8ビットのデータを同時に並列転送するための8本のデータ用導線からなるバスの伝導体、及びそのような転送を制御するための規定の数の制御用導線を定めている。コンピュータ・システムの設計者がその形態と間隔を決定できる内部装置及び内部バス・セグメントに関しては、大きなデータ単位の（例えば、16ビットあるいは32ビットを同時に）並列転送ができる方が望ましいことがある。

【0027】同様に、図1で示唆される装置負荷の制限、つまりSCSIバス9全体に7台より多い装置負荷をつけられないことが、過剰な制限となることもある。

#### 【0028】1D. 最適なバス利用度の問題

図1の一体化されたバス配置に関するさらなる制約は、ホスト・コンピュータとバス・セクション間のデータ転送が、バス構成によって制限されることである。従って、内部及び外部バス・セクションの両方におけるデータ転送の最適な同時性を達成することは困難である。

#### 【0029】2. 本発明

図2に示すように、本発明は、バス及びバス・アダプタ・ユニットを分割する（partition）ことによって、これらの問題に対処している。アダプタ・ユニット11は制御セクション11aおよび11bを含み、それらはそれぞれのバス・セクション12a及び12bへのインターフェースを行っており、本発明による機能を提供している。本明細書及び図には2方向への分割のみが記載されているが、開示される原理は、3以上の分割に関しても、同等の機能を維持するために有用であることは明らかである。

【0030】図3から図6は、アダプタ・ユニット11がいかにして前記の問題を解消できるかを示している。図3は、バス・セクション12a及び12b上で異なるデータ転送速度（内部セクション12a上では10メガヘルツ、外部セクション12b上では5メガヘルツ）を維持するためにアダプタ・セクション11a及び11bを利用することを示している。それによって、外部セクション上の過剰な信号歪みを解消するとともに、内部装置6の最適な利用が可能になる。

【0031】図4は、内部のディスク記憶装置6aへのアクセスを、ホストCPUのみに排他的に限定するため、どのようにして分割アダプタ（partitioned adapter）を利用できるかを示している。

【0032】図5は、アダプタが扱うことのできる装置の数を増やすために、どのようにして分割アダプタを操作できるかを示している（図1における最大7個と比較すると、最大30個までの装置が可能）。

【0033】図6は、内部及び外部バス・セグメント上で同時に転送するために、どのようにして分割アダプタを利用できるかを示している。

【0034】他の利用法については図9から図11を参



照して後に述べる。

【0035】図7は、アダプタ・ユニット11の好ましい実施例の素子を示している。このアダプタは、ここではカードとして図示され、ホストシステムのマザーボード上の図示されていないソケットに差し込まれているが、このようなカードの構成部品（集積回路チップ及び接続部品）を直接マザーボード上に搭載してもよい。

【0036】バス制御セクション11a及び11bに加えて、アダプタ・カード（アダプタ・ユニット）11は、マイクロプロセッサ20、読み専用記憶素子（ROM）21、ランダム・アクセス書込記憶素子（RAM）22、ホスト・バス・インターフェース・ユニット23、BIOS（Basic Input Output System、基本入出力システム）制御情報を記憶するための別のROM記憶素子ユニット24、及びコネクタ拡長部25ないし27を含んでいる。コネクタ25は、ホスト・システムに連結され、コネクタ26及び27はそれぞれ、SCSIバスの内部セクション及び外部セクション（12a、12b）に接続される。

【0037】マイクロプロセッサ20は、例えば、図にあるようなIntel80C186プロセッサ・モジュールからなり、RAM22に記憶された命令とROM21に記憶されたマイクロプログラムの制御に従って、ユニット11a、11b、23、及び24の論理動作を管理する。ユニット23は、ユニット11a、11b、及び24と共同して、ホスト・コネクション・インターフェース25と周辺コネクション・インターフェース26及び27との間のデータ信号の流れを管理する。ホスト・インターフェース25と内部SCSIバス・インターフェース26との間の経路上のデータは、ユニット23及び11aを介して処理される。ホスト・インターフェース25と外部SCSIバス・インターフェース27との間の経路上のデータはユニット23及び11bを介して処理される。ユニット23は、図示されていないが、ホスト・インターフェース25に関する転送中のデータを記憶するためのバッファを備えている。そして図示されていないが、ユニット11aは、ユニット23とSCSIインターフェース26との間の経路上のデータ、ユニット11bは、ユニット23とSCSIインターフェース27との間の経路上のデータを記憶するためのバッファをそれぞれ備えている。

【0038】コネクタ拡長部25は、ホスト・システム・マザーボード上のソケットに差し込まれ、そのソケットを介してI/Oバス（例えば、PS/2ホスト・システム中のマイクロ・チャネル（Micro Channel）・バス）に接続される。I/Oバスは、ホスト・システムを、アダプタ・カード11を含む周辺装置アダプタ・ユニットに連結している。コネクタ拡長部26及び27は、SCSIケーブルのセグメントの末端に差し込むことにより取り付けられる。（\*\*\*マイクロ・

チャネル（Micro Channel）は、インターナショナル・ビジネス・マシン・コーポレーションの米国登録商標である。）

【0039】図8で示されるように、（マイクロプロセッサ20を通じて）アダプタ・カード11の動作を管理するマイクロプログラムは、モジュール30ないし33の階層構造にすることができる。これらには、タスク監視（スーパバイザ）用モジュール30、命令プロセッサ用モジュール31、データ転送制御用モジュール32、及びSCSIインターフェース・ハンドラ用モジュール33が含まれる。またマイクロプログラムは、本発明とは無関係であるが、点線で示す34の診断用モジュールを含んでいてもよい。

【0040】タスク監視部30は、（診断部34の指示に従って行うテストを含む処理の中で）アダプタ・カード・サブシステムを初期化し、サブシステムによって実行される全ての主要なタスクを調整する。命令プロセッサ部31は、ホスト・システム・インターフェースとSCSIバスに連結された周辺装置との間で実行されるI/O動作を定義する命令の実行を管理する。命令プロセッサ部31は、ホスト・バス・インターフェース・ユニット23（図7）の動作を直接制御し、制御ユニット11a及び11b（図7）の動作を管理するためにモジュール32及び33と相互作用する。

【0041】データ転送制御部32は、SCSIバスに関する制御ユニット11a及び11bのデータ転送動作を制御する。SCSIインターフェース・ハンドラ部33は、制御ユニット11a、11bとSCSIバスに連結された周辺装置との間の通知機能を制御する役割を有する。その中には、SCSIバス・インターフェースにおいて受信された割込み及び他の要求に対する処理が含まれる。

【0042】これらのモジュールの動作で、本発明に関連するものについては、図9から図13の流れ図を参照しながら以下に記載する。図9、10、11は、モジュール31によって管理される命令処理動作及び装置構成動作を示している。図12は、モジュール32によって管理される装置の初期化動作を示している。図13は、モジュール33によって管理される割込み処理機能を示している。

【0043】図9によれば、I/O命令は、個々の論理装置（LDn）に関する実行される。命令の実行は40で開始され、41において次の2つの経路の内のいずれかに分岐する。即ち、1つは「割当て（Assigning）」命令に対するもので、もう1つは他の全命令に対応するものである。割当て命令は、アダプタ・カード・サブシステムの初期化中に（ホスト・システムによる操作指示に従って）実行される。42に示すように、1つの割当て命令が、サブシステムによって与えられ、個々の装置において実行される。43に示すように、割当て



処理においては、命令プロセッサが、（インターフェース・ハンドラ33が呼出した事前の行動によって獲得された）それぞれの装置についての情報を用いて、（図7のRAM22内の）割当てテーブルを更新する。44に示すように、動作43が完了すると、それぞれの装置に関係するフラグをクリアすることによって、その装置が初期化されたこと及びまだ（データを転送する等の）命令を受信していないことを示す。45に示すように、これらの動作が完了した時点で、制御は、例えばタスク監視部30に戻される。

【0044】動作43において割当てテーブルに入力される情報は、通常、周辺装置のSCSIアドレス（ID）、その装置に割当てられた論理装置番号LDn、及びその装置が物理的に接続されているバス・セクション（内部か外部か）を含んでいる。

【0045】割当て命令以外の命令を実行するときは、命令プロセッサ31は、経路46を選択し、動作手順47（詳細は図10及び図11）へ進む。図10と図11の双方にまたがる手順については、そのつながりを番号によって明確に示すこととする。

【0046】図10によれば、他の命令に関する手順は、50におけるホスト・システムの現動作モードによって判断される分岐から開始される。この分岐では、ホスト・システムが互換モードで動作している場合には、命令プロセッサが一方の経路（54へ）を選択し、ホスト・システムがそのモードで動作していない場合には他方（51へ）の経路を選択する。命令プロセッサは、ホスト・システムによって初期化された（例えば、ユニット23の）アダプタ・カード上の構成レジスタ内の設定を調べることによって、ホスト・システムの動作モードを判断する。

【0047】互換モードでは、ホスト・システムは、ソフトウェア（オペレーティング・システム及び構成ソフトウェア）によって制御される。このソフトウェアは、効果的にあたかも単一の連続した（分割されていない）経路に沿って配置されているかのようにアダプタ・カード11及びその周辺装置を見ている。このことは、アダプタ・カード・サブシステムが、ホスト・システムに関する動作においては、SCSIバス・セクションが一体化的なものとして当該ホストに見分けられる様にサポートしなければならないということを意味する。それはまた、このモードではアダプタ・カード・サブシステムが、一体化されたバス上で許容される装置の最大数（即ち、図1の配置における7台の装置）に対する動作しかサポートできないことを意味する。

【0048】ホスト・システムが互換モードでない（この明細書中では「非互換モード」と称する）とき、当該ホスト・システムは、アダプタ・カード11及びそれに取り付けられた周辺装置を実際に分割された構成として見ている。（従って、ホスト・システムとアダプタ・カ

ードはより多くの周辺装置、例えば図5で示される30台の装置をサポートすることもできる。）

【0049】従って、ホスト・システムが互換モードである時、アダプタ・カード・サブシステムは、割当てテーブルを保持しなければならない。割当てテーブル中の物理的装置アドレスは、ホストが使用している論理的アドレスとは異なっている場合があるが、この物理的装置アドレスはそれぞれの装置の実際の物理的位置（例えば、外部装置か内部装置か）やそれらの実際のデータ転送モード（例えば、速いか遅いか）を示すものである。

【0050】「非互換モード」の場合に命令プロセッサが50において選択する手順経路は、動作51及び52からなり、その後は経路53を経て図11に示される他の動作へ続く。「互換モード」の場合の手順経路は、54ないし57の動作からなり、同じく図11中の動作へつながっている。実際に、互換モードについて実行される動作は、ホスト・システムにとっては透過となるよう、アダプタ・カードの分割された構成を「改善する（retrofit）」ために行われるものである。従ってこのモードについては、命令プロセッサは、アダプタ・カードと通信する正しい物理的バスの経路（例えば、外部であるか内部であるか）を判断できなければならない。

【0051】50においてホストが非互換モードであると判断した後に動作51を実行するとき、カード論理は、現在セットされているローカル割当てテーブルが、関連する装置フラグ（図9の動作44を参照）の状態に関わらず、命令の送付先である論理装置（LDn）の実際の物理位置を示すものと仮定する。従って、そのテーブル中に示された位置情報を用いて、その命令情報を適切なバス・セクションを介して関連する装置へ送る。上記の仮定は、合理的なものである。なぜなら、アダプタ・カード上のローカル割当てテーブルは、ホスト・システムから出された割当て命令に従って初期時に設定されたものであり、かつその設定はサブシステムの実際の物理的構成と同じであるので、当然保持すべきだからである。動作52において、関連する装置に割当てられたフラグが、当該装置が初期化されかつ少なくとも1つの命令を受信したことを示すようにセットされる。

【0052】互換モードについては、命令プロセッサの手順は54において、目的とする装置のLDnに関するフラグの状態によって分岐する。そのフラグが（アダプタ・カードが初期化されてから少なくとも1つ命令がその装置へ送られたことを示す）セット状態にある場合は、54でY（イエス）の枝が選択され、前述の51の動作へ進む。これによって、その命令が、ローカル割当てテーブル内で指定された現経路を介してその装置へ送られる。その後、手順経路53を経て図11に示される動作に続く。

【0053】54において、目的とする装置のLDnの



フラグがクリア状態にある場合は、N(ノー)の枝が選択され、割当てテーブルに現在リストされているその装置の位置(外部か外部でないか)を55で判断する。その装置が、現在外部装置(即ち、外部バス・セクション12bに連結されている)としてリストされているならば、外部バス・セクションを介して、現在割当てテーブル内で示されている物理的な装置アドレスに命令を送る動作51が実行される。もし、その装置が外部装置として割当てられていないことが明らかになれば、当該命令を内部バス・セクションを介してその装置へ送ろうとする試みが、動作56において実行される。(ここで、「試み」としている理由は、この手順のこの状態の時点では、ホストが目的とする装置が外部または内部のバス・セグメントのいずれにも接続されていないかも知れないからである。) そして、この試みの結果により、57において手順は分岐する。

【0054】もしこの試みが成功した(即ち、目的とする装置が内部バスを介して応答した)場合には、動作52において、応答している目的装置のフラグをセットし、その動作に関する命令手順を続行する(図11)。もしこの試みが不成功であったならば、N(ノー)の枝が選択され、58を経て図11に示される別の命令手順へ進む。

【0055】図11を参照すると、図10の53から続く命令手順は、動作60及びリターンまたは終了機能61からなる。図10の58から続く命令手順は、動作62及び63からなり、そしてリターン機能61へ、あるいはさらに動作64及び(65を経てつながる図10の)52へと続く。

【0056】動作60は、図10の51で開始された命令処理を、適切な通常の(例えば、システムへ状態情報を返すための)手順をとおして続行する。その後制御は、例えば61でタスク監視部に戻される。動作62は、ローカル割当てテーブル内の現情報に基づいて(図10の動作56を経て)内部バスを介して目的とする装置に命令を送る試みが不成功であった後に行われるものである。動作62では、外部バスを介して命令を送る試みがなされ、その結果によって手順が分岐する。

【0057】動作62での試みが成功した(即ち、装置からの応答を受信した)場合は、動作64において目的とする装置に関する割当てテーブルを、その装置が外部バスに連結されていることを示すように変更する。その後手順は、65を経て図10の動作52へ続き、それぞれの装置のフラグをセットし、それから図11の「通常に」続行される動作60へとつながる。もし、動作62での試みが不成功であれば、エラーが通知される(なぜなら、その装置はいずれのバス・セクションにも接続されていないからである)。そして、動作は61において終了する。

【0058】図12は、アダプタ・カード・サブシステ

ムが行う初期動作に関する部分を示したものである。この動作においてアダプタ・カード・サブシステムは、「速度交渉(rate negotiation)」信号を選択された装置との間で交換することによって、サブシステムとその装置の間のデータ転送を、SCSIバスの外部セクションに関する通常の「低」速度で行うべきか、あるいはバスの内部セクションの全てもしくは一部に関する「高」速度で行うべきかを判断できる。一般に、選択される装置は、SCSIバス・セクションにおいてより高速度でのデータ転送が「安全」である(認識できないほど信号が歪むことが無い)とされている部分に連結されている装置である。このとき、現在そのセクションに取り付けられている装置の数等を考慮する。この速度交渉は、アダプタ・カードによって初期化処理の間に開始されてもよいし、あるいは選択「カテゴリ」にある装置によっていつ開始されてよい。

【0059】70で開始され、71においてサブシステムは、所与の装置が選択カテゴリにあるものであり、通常の低速度でも高速度でも動作できるかどうかを判断する。もしその装置が選択カテゴリに含まれないものであれば、72のリターンを経て終了する。もしその装置が速度交渉できるならば、73において当該交渉が完了したかどうかの判断を開始することにより速度交渉が実行される。判断ブロック73は、その装置に関して多数の速度交渉が実行されていないことを確認するために必要である。もし判断73で、この手順経路か別の手順経路を通じて、以前の速度交渉の完了が示されれば、その手順はリターン72を経て終了する。

【0060】もし判断ブロック73の時点で速度交渉がまだ完了していないければ、その処理は判断ブロック74へと続く。74において、どのバス・セクションがその装置へ接続されているかが判断される。もしその装置が外部装置であれば(74においてYであれば)、判断ブロック75が実行され、もしその装置が内部装置であれば、動作76が呼出されて高速度で速度交渉を完了する。そしてこの手順はリターン72を経て終了する。

【0061】サブシステムは、判断ブロック75においてこの(外部)装置に対して高速度が安全に使用できるかどうかを(ホスト・システムによってセットされた構成レジスタに示されるように、装置の型及びその外部バスの負荷の現状態に基づいて)判断する。もし、高速度が使用可能であれば、動作76を経て高速度で速度交渉は完了し、手順はその後リターン72を経て終了する。もし高速度が使用不可能であれば、動作77を経て低速度で速度交渉は完了し、この手順はリターン72を経て終了する。

【0062】図13は、(アダプタ制御セクション11a、11bによってそれらのSCSIバス・セクション12a、12bへのインターフェースで受信された)装置割込み要求の(図8のハンドラ・モジュール33によ



る) 处理を明らかにしたものである。8 0 に示すように、ハンドラ 3 3 は、外部装置と内部装置からの要求を交互に優先的に受け取るような交替手順を利用して、これらの要求を選択する。このことはつまり、もし最後の優先順位が、内部装置が上位で、外部装置が下位 (あるいは外部装置が上位で、内部装置が下位) であり、実際に処理された最後の要求が内部 (あるいは外部) のものであれば、次の要求の優先順位は、外部が上位で、内部が下位 (あるいは内部が上位で、外部が下位) というよう逆になることを意味する。

【0063】実際の割込み要求の処理においては、要求元の装置とホスト・システムとの間でインターフェース・ユニット 2 3 を介してデータを転送するために、サブシステム内のデータ転送経路が 8 1 あるいは 8 2 で選択される。そして、その経路に対して関連するデータ転送処理 8 3 が実行される。従って、その要求が内部装置からのものであれば、8 1 において制御装置 1 1 a 及びユニット 2 3 を介する経路が選択され、データは、その装置とホスト・システム・メモリ内の割り当てられたアドレスとの間を、当該経路を介して転送される。先に述べたように、そのように転送されたデータは、一時的にユニット 1 1 a 及び 2 3 の (図示されていない FIFO) バッファ・レジスタ内に記憶される。一方、その要求が外部装置からのものであれば、8 2 においてユニット 1 1 b 及び 2 3 (内の図示されていない FIFO) を介する、その装置とホスト・システム・メモリ内の割り当てられたアドレスとの間の経路が選択される。

【0064】このようなアダプタ・カード上のデータ転送の取扱いは、速度交渉で決められた速度に依存し、またその速度に適合するデータ処理能力が使用されることは、明らかであろう。

#### 【0065】

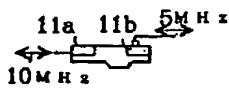
【発明の効果】本発明においては、コンピュータ・システム・バスと周辺装置に連結された周辺バスとの間をインターフェースするための分割可能なバス・アダプタ・ユニットが提供され、それによって一体化された (連続特性をもつ) バスに起因して生ずる上述の問題が解決される。

#### 【図面の簡単な説明】

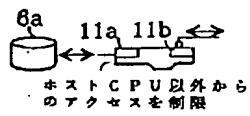
【図1】従来技術による、コンピュータ・システムのための「分割されていない」SCSIバス配置の概略図である。

【図2】本発明による分割されたSCSIバス配置を、

【図3】



【図4】



【図1】のシステムに対して利用した概略図である。

【図3】本発明による図2のバス配置の応用を示した概略図である。

【図4】本発明による図2のバス配置の応用を示した概略図である。

【図5】本発明による図2のバス配置の応用を示した概略図である。

【図6】本発明による図2のバス配置の応用を示した概略図である。

【図7】図2のバス配置のためのアダプタ・ユニットまたはアダプタ・カードの好ましい構成の概略図である。

【図8】図7のアダプタ・カードの動作を管理するためのマイクロプログラムの構造を示すブロック図である。

【図9】本発明による、図8に示したマイクロプログラムの動作を説明するための流れ図である。

【図10】図9に一般的な形で示された動作の詳細を示したものである。

【図11】図9に一般的な形で示された動作の詳細を示したものである。

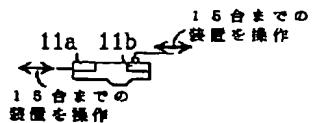
【図12】本発明による、図8に示したマイクロプログラムの動作を説明するための流れ図である。

【図13】本発明による、図8に示したマイクロプログラムの動作を説明するための流れ図である。

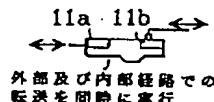
#### 【符合の説明】

- 2 格納装置
- 3 マザーボード
- 4 CPU
- 5 一体化されたアダプタ・ユニット
- 6 内部装置
- 7 外部装置
- 9 SCSIバス
- 11 分割されたアダプタ・カード (アダプタ・ユニット)
- 20 サブシステムCPU
- 21 ROM
- 22 RAM
- 23 ホスト・バス・インターフェース
- 24 SCSI・BIOS
- 30 タスク監視プログラム
- 31 命令プロセッサ
- 32 データ転送制御
- 33 SCSIインターフェース・ハンドラ

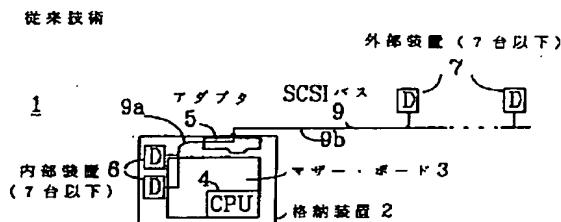
【図5】



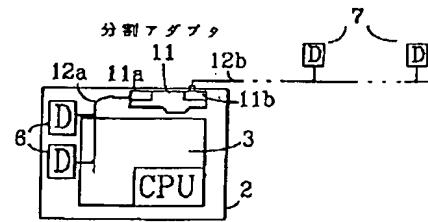
【図6】



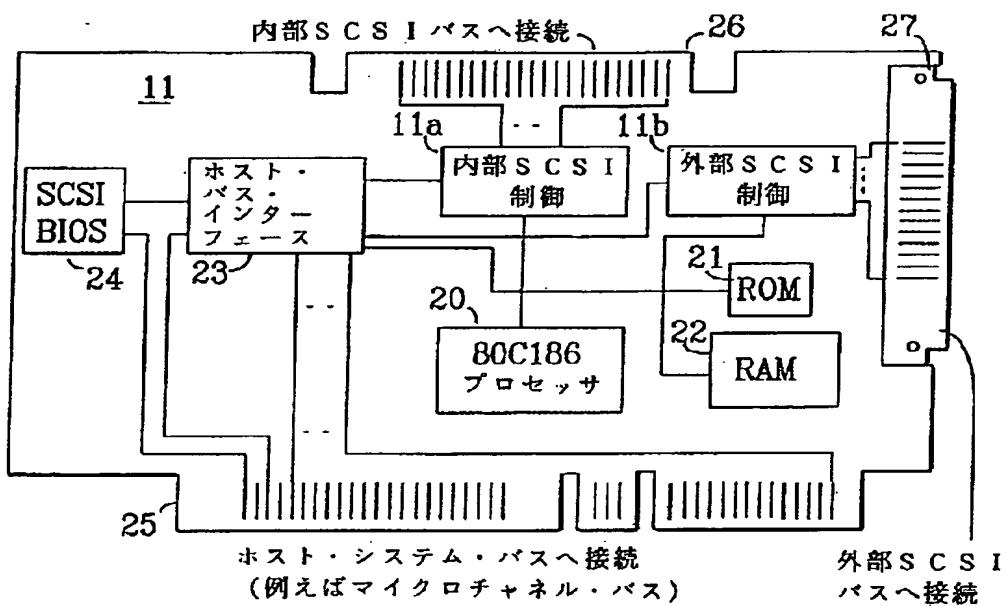
【図1】



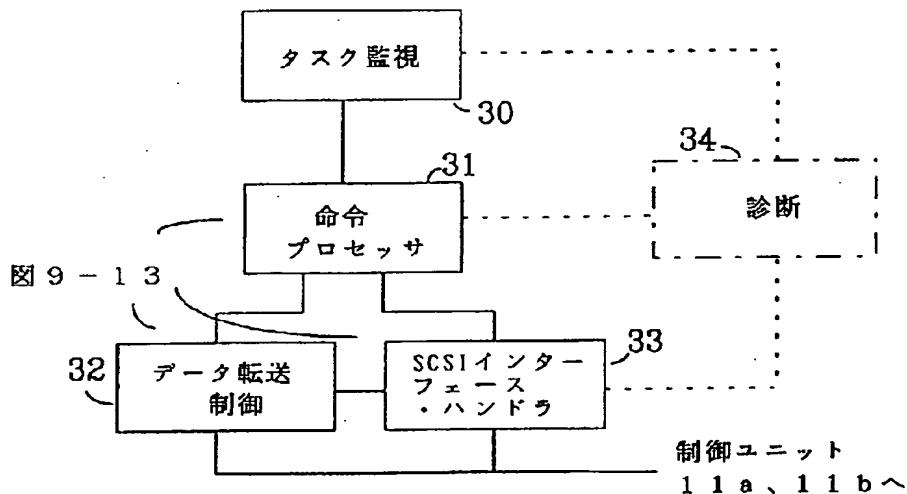
【図2】



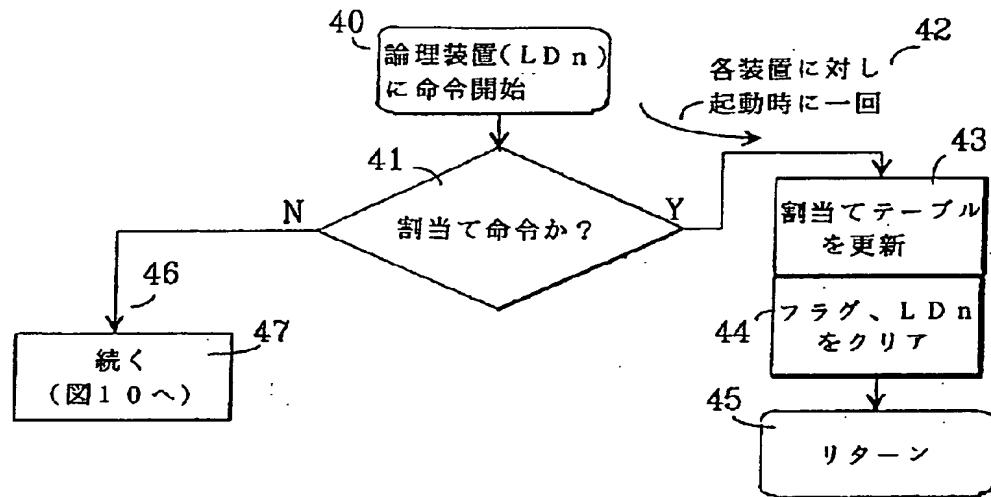
【図7】



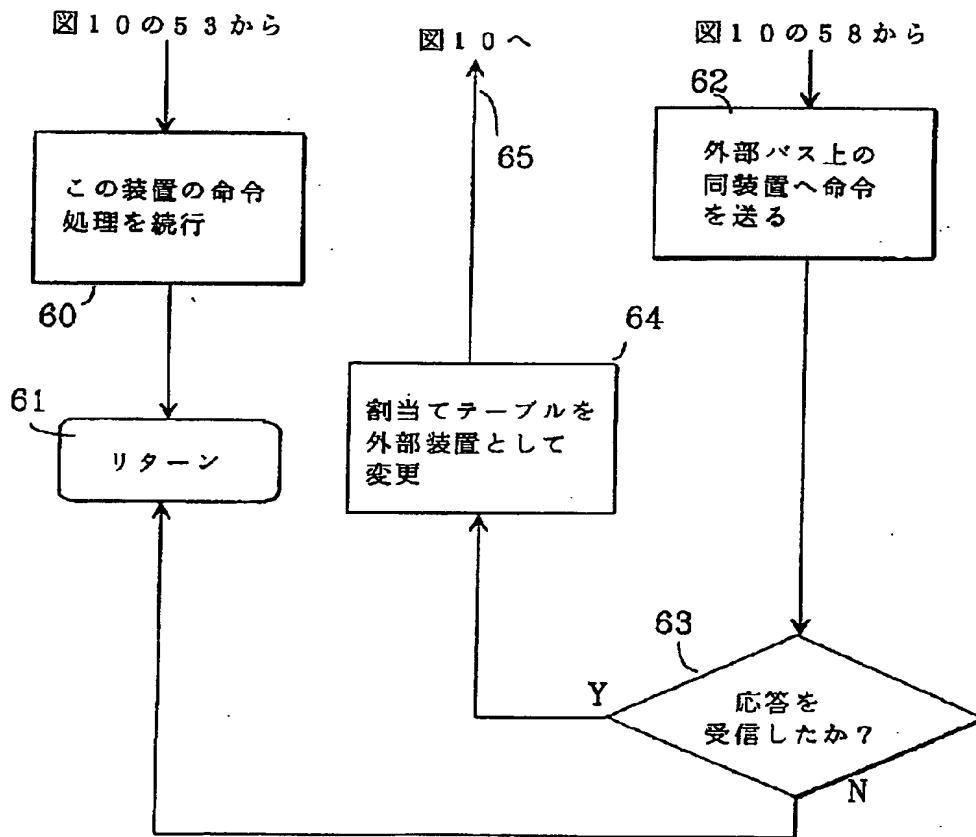
【図8】



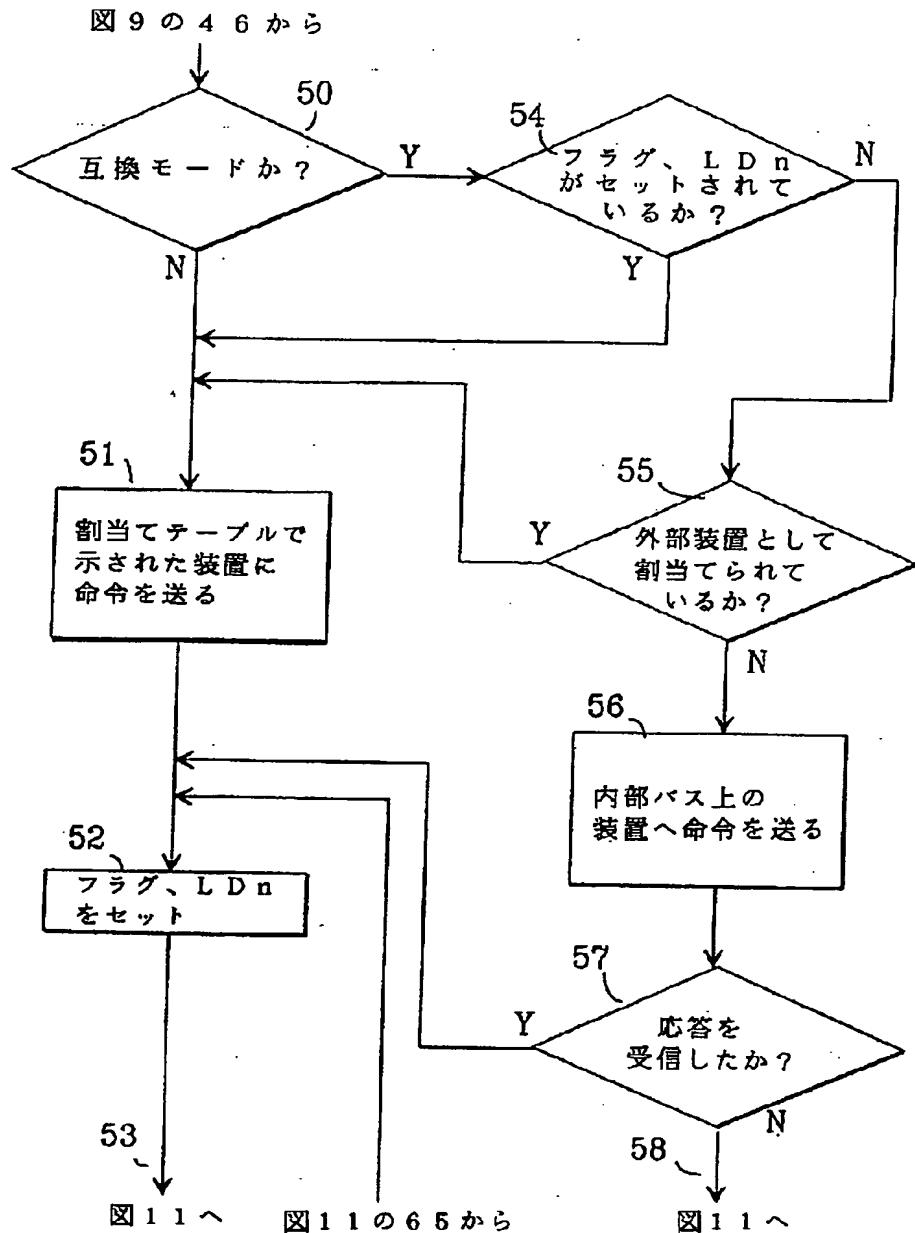
【図9】



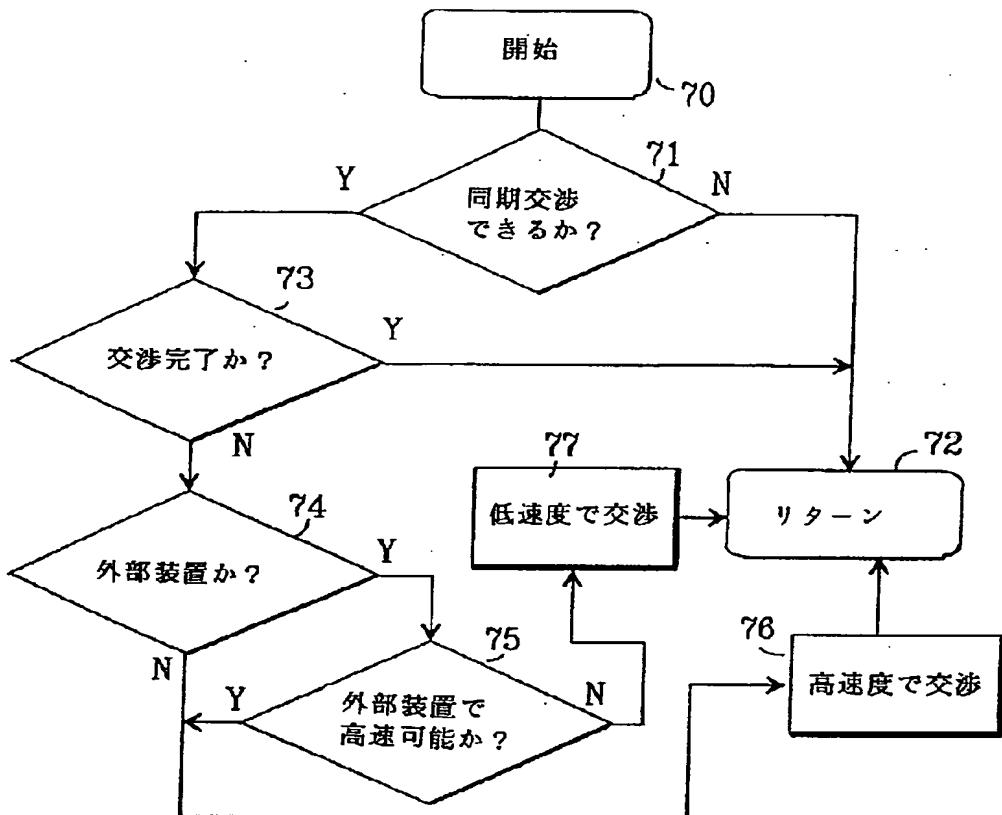
【図11】



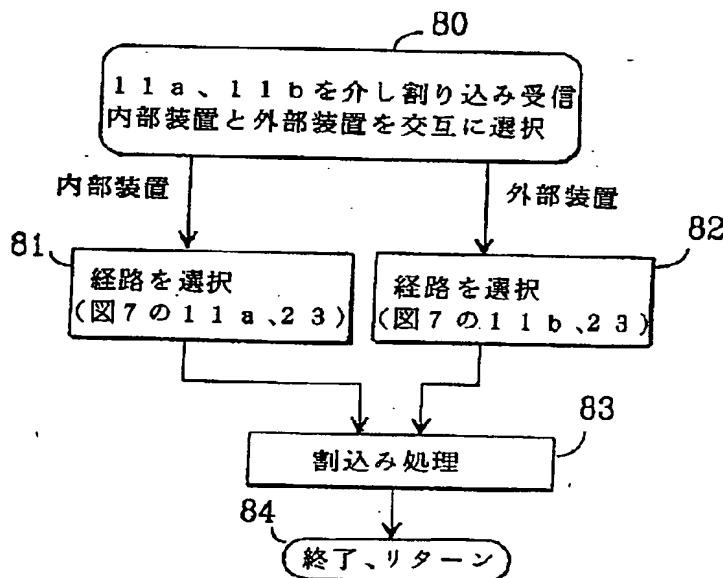
【図10】



【図12】



【図13】



## フロントページの続き

(72)発明者 アンドリュー・ボイス・マクネイル  
アメリカ合衆国33442 フロリダ州ディア  
フィールド・ビーチ、エヌ. ダブリュ. フ  
オーティーワン・ウェイ 181  
(72)発明者 トーマス・ハロルド・ニューサム  
アメリカ合衆国33486 フロリダ州ボカ・  
ラトン、カミノ・レイクス・サークル  
753

(72)発明者 ケビン・リー・シェーン  
アメリカ合衆国33442 フロリダ州ディア  
フィールド・ビーチ、ウォーターフォー  
ド・ドライブ・サウス 2832  
(72)発明者 リチャード・ダブリュ・ボーヘス  
アメリカ合衆国33431 フロリダ州ボカ・  
ラトン、エヌ. ダブリュ. サード・アベニ  
ュー 4072  
(72)発明者 エドワード・アービン・ウォチュテル  
アメリカ合衆国33433 フロリダ州ボカ・  
ラトン、セレナタ・サークル・イースト  
22167